

微电子器件模拟题（二）

一、填空题

1. PN 结的开关延迟是由存储在（ ）的（ ）引起的，为了减小关断时间，可以（ ）正向电流、（ ）反向电流，（ ）少子寿命，（ ）轻掺杂区厚度。
2. 已知某 PN 结反向饱和电流为 $I_0 = 10^{-11} A$ ，室温下，若以 10mA 作为正向导通的开始，则该 PN 结的导通电压 V_F 为（ ）V。如果温度升高， V_F 将会（ ）。
3. 晶体管的注入效率是指（ ）电流与（ ）电流之比。为了提高注入效率，应使发射区的掺杂浓度（ ）基区掺杂浓度。
4. 为了提高晶体管的注入效率，常将发射区掺杂浓度做得比较高。但发射区重掺杂会导致（ ）和（ ），从而使得注入效率降低。受此启发，发明了异质结晶体管，若某晶体管发射区用 Si，基区用 SiGe，与纯 Si 制作的晶体管相比，该晶体管的电流放大系数更（ ）。
5. 晶体管发射极开路，集电结反偏时，发射极电流（ ），发射结（ ）偏。（第一空选填“为零”、“不为零”，第二空选填“正”、“零”、“反”）
6. 高频下，晶体管的基区渡越时间 τ_b 对基区输运系数 β_{ω}^* 有三个影响，分别是：（ ）、（ ）、（ ）。
7. 当 $f \gg f_{\beta}$ 时，频率加倍， $|\beta_{\omega}|$ 变为原来的（ ），最大功率增益 K_{pmax} 变为原来的（ ）。
8. I_{ES} 是发射结（ ）偏、集电结（ ）偏时的（ ）极电流， I_{CS} 是发射结（ ）偏、集电结（ ）偏时的（ ）极电流，通常情况下， I_{ES} （ ） I_{CS} 。
9. 长沟道 MOSFET 漏极电流饱和是由于（ ），短沟道 MOSFET 漏极电流饱和是由于（ ）。
10. 亚阈电压摆幅 S 反映了（ ）对（ ）的控制能力，衬底杂质浓

度越高，控制能力越（ ），栅氧化层越薄，控制能力越（ ）。

11. 对于实际的增强型 NMOS，当 $V_{GS} = 0$ 、 $V_{DS} > 0$ 时，由于存在（ ）和（ ），漏源之间有微弱的电流。
12. 根据恒场等比例缩小法则，当沟道长度缩小到 $1/K$ 后，衬底掺杂浓度应变为原来的（ ），单位面积电容变为原来的（ ），功耗变为原来的（ ）。
13. 当 N 沟道 MOSFET 的 V_{GS} 在 $V_i < V_{GS} < V_T$ 范围内时，表面处于（ ）状态，表面电子浓度介于（ ）浓度和（ ）浓度之间。当外加 V_{DS} 后，MOSFET 能够微弱导电，这种电流称为（ ）漏极电流。
14. 工艺上常用离子注入的方法来调整阈值电压，若要减小某 N 沟道 MOSFET 的阈电压，应向衬底注入（ ）离子。（选填“硼”、“磷”）

二、简答与作图

1、简述 PN 结势垒电容和扩散电容的形成机理及特点。

2、什么是双极结型晶体管的 Early 效应和 Kirk 效应？针对这两种效应，分别提出一些缓解的措施。

3、画出双极晶体管的特征频率 f_T 随发射结电流 I_E 变化曲线，并作简要解释。

4、什么是 MOSFET 的跨导？提出几种提高跨导的措施。

5、画出一个短沟道 NMOS 包含击穿在内的输出特性曲线，并对曲线作简要说明。

三、计算题

1、一个硅 P⁺N 结，当反向偏置为 30V 时，耗尽层电容为 1.75nF/cm^2 。如果雪崩击穿时的最大电场为 $3.1 \times 10^5 \text{V/cm}$ ，求击穿电压。

2、一个 PNP 硅晶体管发射区、基区和集电区的杂质浓度分别为 $N_E = 5 \times 10^{18} \text{cm}^{-3}$ 、 $N_B = 10^{16} \text{cm}^{-3}$ 、 $N_C = 10^{15} \text{cm}^{-3}$ 。基区宽度均为 $1\mu\text{m}$ ，器件的横截面积 A 为 3mm^2 ， $q = 1.6 \times 10^{-19} \text{C}$ 。如果 $V_{EB} = 0.5 \text{V}$ ， $V_{BC} = 5 \text{V}$ （即发射结正偏、集电结反偏），计算：

- (1) 中性基区宽度；
- (2) 基区中位于发射结边界处的少数载流子浓度；
- (3) 中性基区中的少数载流子电荷量。

3、用扩散工艺制作一个纵向 NPN 晶体管，已知衬底的掺杂浓度为 $N_C = 10^{15} \text{ cm}^{-3}$ 。测得发射结结深 $j_e = 0.5 \mu\text{m}$ ，集电结结深 $j_c = 1.5 \mu\text{m}$ ，假设发射区均匀掺杂，基区杂质浓度服从指数分布， $N_E = 10^{19} \text{ cm}^{-3}$ ， $N_B(j_e) = 10^{17} \text{ cm}^{-3}$ ， $N_B(j_c) = 10^{15} \text{ cm}^{-3}$ ，电子和空穴的寿命均为 $1 \mu\text{s}$ ，扩散系数分别为 $D_n = 25 \text{ cm}^2 / \text{s}$ ， $D_p = 10 \text{ cm}^2 / \text{s}$ 。试计算：

- (1) 基区渡越时间 τ_b ；
- (2) 注入效率 γ ；
- (3) 电流放大系数 β 。

4、某铝栅 N 沟道 MOSFET，衬底杂质浓度 $N_A = 10^{15} \text{ cm}^{-3}$ ，栅氧化层厚度为 100 nm ，金半功函数差为 -0.6 eV ，栅氧化层有效电荷面密度为 $1.8 \times 10^{-8} \text{ C} / \text{cm}^2$ ，沟道的宽长比为 100。已知电子迁移率为 $500 \text{ cm}^2 \cdot \text{s}^{-1} \cdot \text{V}^{-1}$ ，硅的相对介电常数为 12， SiO_2 相对介电常数为 3.9， $\epsilon_0 = 8.854 \times 10^{-14} \text{ F} / \text{cm}$ 。若在使用该器件时，源和衬底接地，器件工作在饱和区，为了得到 $g_{ms} = 2 \text{ mS}$ 的跨导，栅源电压 V_{GS} 应为多少？